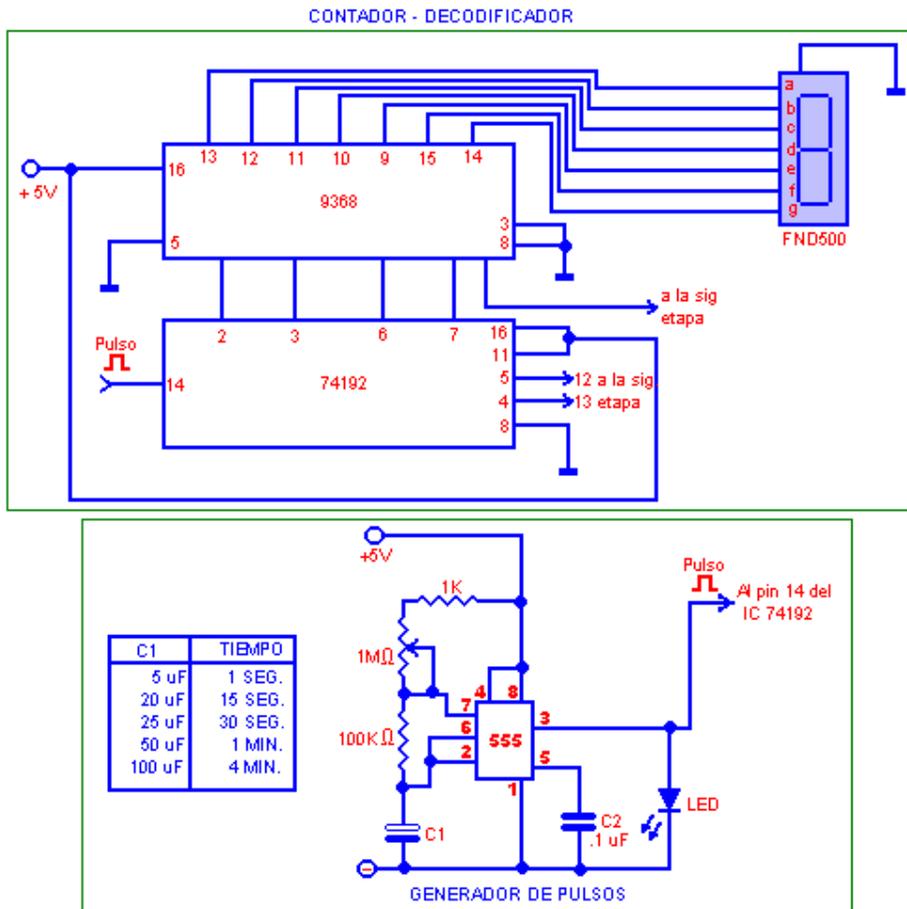




Contadores digitales

Un contador digital es constituido exactamente en igual forma que un divisor de frecuencia. En efecto, el circuito divisor-por-diez es en el fondo un contador, porque cuenta hasta diez pulsos y da una salida; se repone y queda listo para repetir el procedimiento de nuevo. Si se colocan varios flip-flops tipo JK en cascada, que inicien en el binario CERO, un BURST de pulsos en serie, colocados en la entrada, dejará los flip-flops en estados tales que ellos indiquen en forma binaria la cantidad de pulsos que arribaron al terminal de entrada.



HM

Este contador - decodificador está diseñado para un display de 7 segmentos con cátodo común. Se alimenta con 5 voltios, puedes agregar otras etapas, las cuales se alimentan con los pines 4 y 5 del 74192 y van a los pines 12 y 13 de la siguiente etapa, siempre del IC 74192. Como generador de pulsos se incluye el que utiliza el IC 555, para variar los pulsos deberás cambiar el C1, según los valores que se indican en la tabla y ajustando el potenciómetro de 1M. El led visualiza la secuencia de los pulsos.

Notemos de nuevo que cada etapa debe cambiar de estado solamente cuando la anterior pasa de lógica 1 a lógica 0. Cuando en electrónica se menciona la expresión BURST, que traducida significa "ráfaga", "reventar", "porción", se quiere dar a entender que esos pulsos se presentan como un tren definido, "como una cierta cantidad de vagones unidos entre sí", iguales y mensurables en su cantidad. (En el estudio de televisión en color se encuentra con mucha frecuencia esta

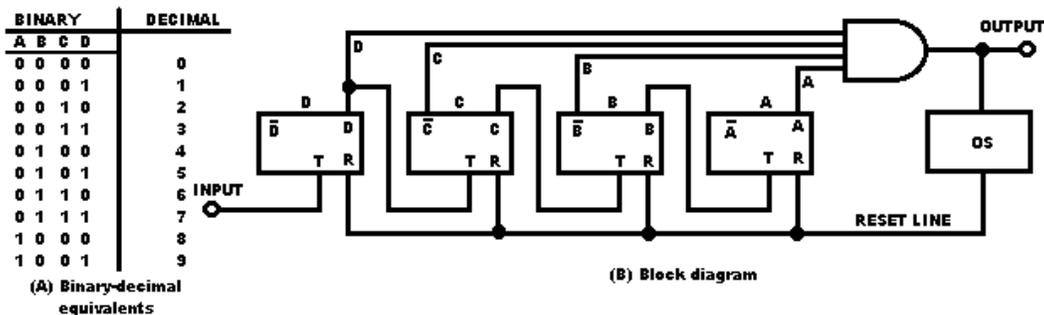
palabra **BURST**, y se refiere a los 8 o más pulsos encargados de sincronizar los circuitos de crominancia, los cuales vienen a manera de "ráfaga de metralleta" incluidos dentro de la onda portadora de TV).

Los contadores digitales son un medio muy práctico para determinar FRECUENCIA, si la entrada del contador es "abierta" a una señal de frecuencia desconocida, durante un tiempo exactamente controlado (recordemos que "frecuencia" es la cantidad de ciclos que transcurren durante un segundo de tiempo). Los medios-ciclos (half-cycles) positivos de la frecuencia desconocida son contados, y su cantidad en el período de conteo permite establecer la frecuencia. Si el lado complementario del JK flip-flop es usado para manejar al que sigue, entonces el contador es conocido como un **BACKWARD COUNTER** (contador hacia atrás); esto es, el arranca en 1111 y cuenta sucesivamente hacia abajo, 1110, 1101, 1100, etc. Este tipo de contador es muy práctico cuando se quiere determinar la DIFERENCIA entre una frecuencia desconocida y una frecuencia asignada. El contador puede ser pre-cargado con la frecuencia de entrada. El residuo positivo o negativo, a la izquierda del contador es la diferencia. La figura 22 muestra un contador de 4 bits, implementado con cuatro flip-flops tipo T (Toggles), a partir de integrados JK, recordemos que en este caso no se tiene en cuenta las entradas J y K, por lo que se deben dejar "al aire", en lógica 1 (muchos integrados digitales están internamente hechos para que sus entradas queden automáticamente en nivel alto cuando son dejados "al aire" sus terminales).

FIGURA 22

HM

Contador binario codificado a decimal (BCD), implementado con cuatro Flip-Flops tipo T. Se ha colocado intencionalmente el orden A, B, C, D, en las entradas de la tabla de verdad, para que recordemos con facilidad que un circuito cualquiera codificado a decimal -B, C, D, debe tener necesariamente 4 terminales de entrada (o salida). Además, el BCD implica que solamente se utilicen 10 de las 16 combinaciones posibles con los 4 bits en los cuatro terminales.



Hay muchas clases distintas de flip-flops contadores en circuito integrado IC. El módulo de un contador especifica la máxima cuenta que el alcanza antes de reciclar. Los contadores módulo 10 son muy populares porque ellos reciclan después de caer el décimo pulso de entrada, y por lo tanto proveen una manera fácil de contar en decimal. Ellos son a menudo llamados **CONTADORES DE DECADAS BCD** (Binario Codificado a Decimal), y siempre tienen solamente cuatro terminales de salida (representan desde el 0000 hasta el 1001). Los contadores que están diseñados para aprovechar al máximo los cuatro bits del word nibble (medio byte) de salida, se llaman contadores **HEXADECIMALES** (representan desde el 0000 hasta el 1111).

Los contadores pueden tener una variedad de controles de entrada. Un contador típico, por ejemplo, se puede programar para que cuente hacia arriba o hacia abajo (Up/Down). Puede también tener entradas de control para regresar la cuenta a 0's, iniciar la cuenta en cualquier valor deseado, o para indicar los momentos en los cuales el contador debe trabajar. Estos últimos terminales son los habilitadores, o entradas **ENABLE**. Debido a que los contadores almacenan la cuenta acumulada hasta que llegue el próximo pulso clock, ellos pueden ser considerados **STORAGE REGISTERS**.

Los circuitos integrados TTL contadores más comunes son:
 7490A Décadas, divisor por 12 y contador binario BCD hasta 10 (de 0 á 9)
 7492A Décadas, divisor por 12 y contador binario hasta 12 (de 0 á 11)
 7493A Décadas, divisor por 12 y contador binario hasta 16 (de 0 á 15)
 74160A Contador síncronico de 4 bits, completamente programable
 74190 Contador síncronico Up/Down, BCD, programable (de 0 á 9)
 74191 Contador binario de 4 bits, síncronico, Up/Down
 74192 Contador síncronico Up/Down BCD, programable (de 0 á 9)
 74193 Contador síncronico de 4 bits binarios, programable, Up/Down

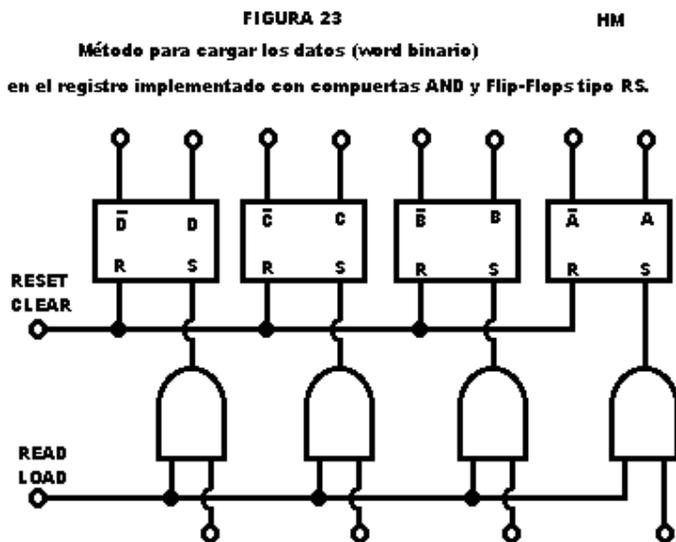
Hay operación síncronica cuando se tienen todos los flip-flops "clocked.. Simultáneamente (manejados), de tal forma que sus salidas cambien al mismo tiempo cuando lo requiera el proceso lógico director.

STORAGE

Un register (registro) es un grupo de flip-flops organizados de forma que se puedan guardar datos binarios. El register es llamado algunas veces un BUFFER, particularmente si el almacenamiento es sólo por muy corto tiempo. Cada flip-flop es independientemente puesto en 1 ó 0, dependiendo de os datos (DATA) que han de ser "registrados".

REGISTERS:

La figura 23 ilustra el método para cargar los datos (word binario) en el registro implementado con compuertas AND y flip-flops tipo RS. En la práctica, el diseñador no tiene que implementar dicha función, ya que se consiguen circuitos integrados que hacen todo el proceso de registro, (lectura, almacenamiento y retorno a cero).



Los datos se hacen llegar a las líneas de entrada marcadas A, B, C Y D, correspondientes a una entrada de cada compuerta AND de dos entradas, conocidas como READ GATES (puertas de lectura). Para reponer los flop-flops a lógica 0, se aplica un pulso activo en la línea "reset".

Cuando se quiere "cargar" los datos en el registro, bastará con poner en nivel alto la línea de lectura (read). La salida de cada compuerta pasará entonces a nivel

lógico 1, o nivel lógico 0, dependiendo del estado lógico de cada dato de entrada existente en el otro terminal A, B, C Y D.

Si la implementación del registro se hace con flip-flops tipo D, y la entrada de carga (read) está en lógica 1, los datos de entrada serán aceptados por el registro solamente cuando llegue el próximo pulso clock.

Cuando la read line es retornada a lógica 0, los flip-flops conservan sus estados aunque las entradas A, B, C Y D sean alteradas; es como si las compuertas se hubiesen "cerrado".

Los registros de almacenamientos y los registros de desplazamiento deben ser capaces de llevar a cabo las siguientes tres funciones:

1. Recibir información de otra fuente.
2. Preservar esta información sin alteración o pérdida de señal hasta que sea necesaria.
3. Despachar esta información a otros circuitos del computador, u otro circuito cualquiera, cuando así lo requiera el programa.

SHIFT REGISTERS:

La palabra "shift" significa "cambiar de puesto", en español, por lo que la traducción de "shift registers" puede ser REGISTRO POR DESPLAZAMIENTO. Considerablemente más versátil que el buffer register, es el shift register mostrado en la figura 24-A. Este particular registro acepta los datos de entrada solamente cuando sus bits le son dados "de a uno" cada vez en el tiempo, EN SERIE, uno tras otro (serial input); pero puede proporcionar simultáneamente todo el contenido de los flip-flops, EN PARALELO, cuando así lo requiera el proceso.

hace con flip-flops tipo D, y la entrada de carga (read) está en lógica 1, los datos de entrada serán aceptados por el registro solamente cuando llegue el próximo pulso clock.

Cuando la read line es retornada a lógica 0, los flip-flops conservan sus estados aunque las entradas A, B, C Y D sean alteradas; es como si las compuertas se hubiesen "cerrado".
Los registros de almacenamientos y los registros de desplazamiento deben ser capaces de llevar a cabo las siguientes tres funciones:

1. Recibir información de otra fuente.
2. Preservar esta información sin alteración o pérdida de señal hasta que sea necesaria.
3. Despachar esta información a otros circuitos del computador, u otro circuito cualquiera, cuando así lo requiera el programa.

SHIFT REGISTERS:

La palabra "shift" significa "cambiar de puesto", en español, por lo que la traducción de "shift registers" puede ser REGISTRO POR DESPLAZAMIENTO. Considerablemente más versátil que el buffer register, es el shift register mostrado en la figura 24-A. Este particular registro acepta los datos de entrada solamente cuando sus bits le son dados "de a uno" cada vez en el tiempo, EN SERIE, uno tras

otro (serial input); pero puede proporcionar simultáneamente todo el contenido de los flip-flops, EN PARALELO, cuando así lo requiera el proceso.

FIGURA 24-A

HM

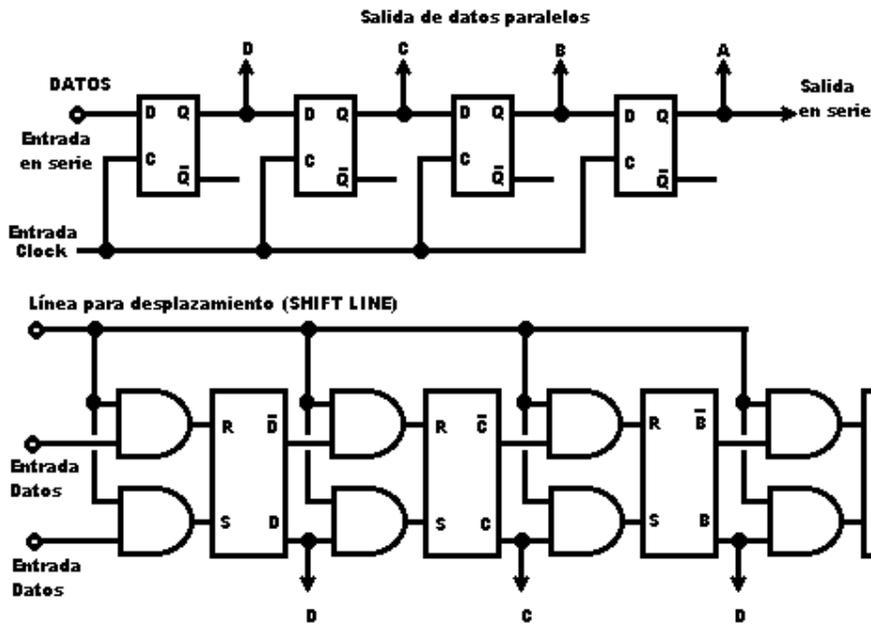


FIGURA 24-B
Registro por desplazamiento (Shift register)

Se puede deducir del esquema en bloque de la figura 24-A, que todos los bits registrados son "desplazados" un lugar hacia la derecha cada que se presenta un pulso clock, para abrir campo a los bits que estén por llegar. En la Sección B de la figura 24 vemos una versión más completa del circuito lógico para un shift register. Los datos son introducidos al registro a través de un par de compuertas AND. Cada vez que la shift line es hecha lógica 1, cada RS flip-flop asume el estado del flip-flop inmediatamente anterior (debemos presumir que todos los flip-flops estaban inicialmente en estado lógico 0).

Observemos que se emplean dos compuertas entre sucesivos flip-flops, de tal forma que el complemento pueda ser transferido si la información es lógica 0. Si hay lógica 1 presente en la entrada, y la línea "shift line" está en nivel alto, entonces el flip-flop del lugar D asumirá el estado lógico 1. Las salidas A, B y C no sufrirán alteración porque sus precedentes flip-flops estaban en lógica 0. Dejemos ahora que la entrada de datos retorne a lógica 0, y pongamos otra vez la shift line en lógica 1 (nivel alto). En dicho instante el flip-flop C cambia a lógica 1; las salidas B y A permanecen en lógica 0, y el flip-flop D pasa de lógica 1 a lógica 0. Con el próximo pulso de desplazamiento, el flip-flop B pasará a lógica 1 y todos los otros serán lógica 0, etc. A medida que se aplican sucesivos pulsos "shift", el único 1 que se aplicó en la entrada se mueve a lo largo de todo el registro, hasta que eventualmente "sale por la otra punta". Como otro ejemplo de la manera como trabaja un shift register, consideremos el caso en el cual deben ser registrados 4 bits de datos en serie. Los datos son presentados secuencialmente a la entrada del registro, la línea de desplazamiento es puesta 4 veces en lógico 1 (nivel alto) - "clocked cuatro veces" - , y los datos son almacenados en el shift register. El primer bit es guardado en el flip-flop A, y el último en el flip-flop D. En la práctica, comercialmente se consiguen circuitos integrados IC con registros muy completos. En un sólo encapsulado es posible encontrar shift registers que pueden aceptar y dar salida de datos en forma de series de bits o de words en

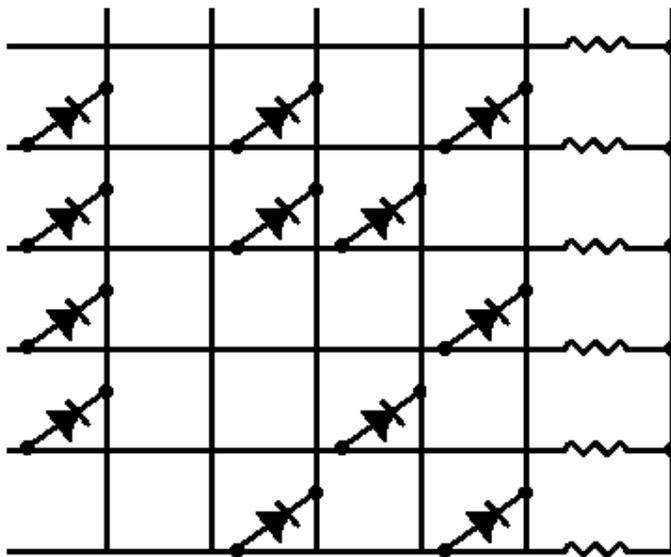
paralelo, así como también presentar la facilidad de mover los datos hacia la derecha(RIGHT) o hacia la izquierda (LEFT).

Las varias operaciones de un shift register universal son seleccionadas aplicando lógicos 1's y 0's a una disposición de entradas de control. Los microprocesadores y computadores incorporan como mínimo un shift register para ejecutar algunas de las manipulaciones de datos requeridas para MULTIPLICAR Y DIVIDIR números binarios, recibir información de otras fuentes, guardar temporalmente esta información sin alteración o pérdida, y despachar luego estos datos a otros circuitos, cuando así lo requiera el proceso.

MATRICES:

La función de control, necesaria en el proceso de datos y operaciones aritméticas, es ampliamente implementada con el uso de las redes de interruptores (switching networks) de varios tamaños. Estas redes, o entrelazados, reciben el nombre de MATRICES.

FIGURA 25 HM
Un ejemplo cualquiera de una matriz de diodos.
Las columnas son las líneas verticales y las filas son las horizontales.



Una matrix, en sentido general, es un conjunto de circuitos que producen una señal discreta de salida para cada posible combinación de las señales de entrada. Se usa el término matrix para describir un conjunto de componentes para conmutación dispuestos a manera de filas y columnas, por similitud con las matrices matemáticas. Las matrices son usadas para codificar y decodificar operaciones. Por ejemplo, el teclado de nuestra calculadora forma parte de una matrix, indispensable para trasladar a números

binarios las cantidades decimales que representa cada tecla. Ver figura 25.

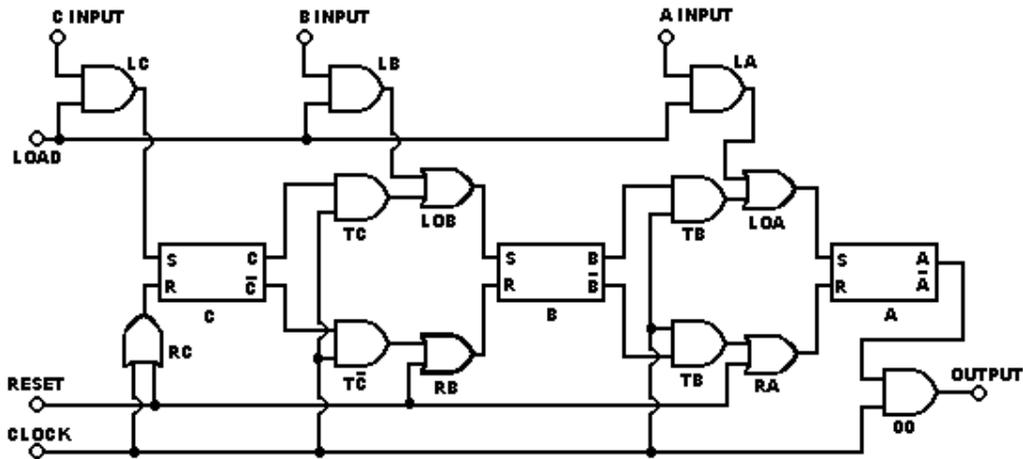
CONVERTIDORES PARALELO/SERIE:

Algunas veces es necesario convertir datos paralelos a datos serie, y viceversa. Dicho proceso es llevado a cabo fácilmente usando un registro para almacenar los datos, y luego transfiriendo los datos a su salida en la forma deseada.

FIGURA 26

HM

Método para convertir datos PARALELOS a datos en SERIE.

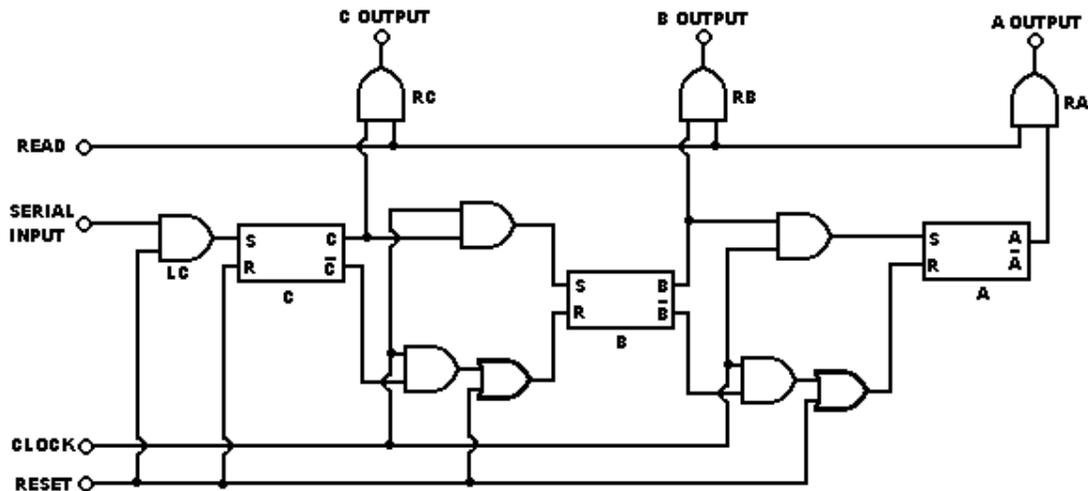


La figura 26 muestra una manera de convertir datos paralelos a datos en serie. Primero que todo, los flip-flops RS son reset a lógica 0 por medio de un pulso activo en la línea de reposición "reset line". Los datos son presentados simultáneamente y continuamente a todas las entradas (A, B Y C). Cuando se presenta un pulso en la línea de carga (load line) estos datos son transferidos a través de las compuertas AND marcadas LC, LB, LA, para reponer los flip-flops correspondientes. Si una entrada particular está en lógica 1, el flip-flop es puesto en lógica 1. Si la entrada es lógica 0, el flip-flop permanece en su estado 0. Los datos están ahora almacenados en los flip-flops y se conservarán allí hasta que sean removidos por cualquier reposición o por "clocking out". "clocking out" es el nombre en ingles que se le da al proceso mediante el cual se extraen en SERIE los datos acumulados en registro por desplazamiento. Una señal clock es una serie de pulsos que se presentan por cada cierta proporción de datos; es una señal de sincronización. Cada vez que hay un pulso clock, las compuertas marcadas TC, no-TC, TB, no-TB y 00 son "enabled" (capacitadas, abiertas). Si está presente un nivel lógico 1 en la otra entrada de estas compuertas, su salida será lógica 1 durante el tiempo que dure el pulso clock. Por ejemplo, si la carga de los datos colocó al primer flip-flop A en el estado lógico 1, entonces el primer pulso clock hará que la salida de la compuerta 00 pase a ser lógica 1. Si la salida del flip-flop B es conectada a la entrada SET del flip-flop A, y el complemento de B (complemento de B es no-B) es alimentado a la entrada RESET de A, entonces cada vez que sea aplicado un pulso CLOCK se transferirán hacia A los pulsos contenidos en B. La conexión similar de C a B proporciona una transferencia de C a B con cada pulso clock. Es como si los datos estuviesen siendo "empujados" de izquierda a derecha con cada pulso clock, lo cual hace que éstos salgan en SERIE de su almacenamiento a una rata determinada por la rata del clock. Vale la pena recordar que, "rata" se usa para expresar porcentaje, cantidad, velocidad, etc.

FIGURA 27

HM

Método para convertir datos SERIE a datos PARALELOS



La figura 27 representa un método para convertir datos SERIE a datos PARALELOS. Se aplican los mismos principios del convertidor anterior, pero en este caso se lleva a cabo la función inversa. Los datos presentados a la entrada, izquierda, son sincronizados con el clock; por ejemplo, los datos están presentes durante el mismo intervalo de tiempo que lo está el pulso clock.

Todos los flip-flops son devueltos a lógica 0 por la línea reset. El primer bit de los datos es transferido al flip-flop C a través de la compuerta AND marcada LC, por la acción del primer pulso clock. El segundo pulso clock pasa este bit del flip-flop C al flip-flop B y transfiere el segundo bit de los datos al recién desocupado flip-flop C. De esta manera se sigue procediendo, hasta que todos los flip-flops sean cargados de izquierda a derecha con todos los datos.

En el momento apropiado, se coloca un pulso de lectura (READ) sobre la línea read, el cual capacita (ENABLE) las compuertas AND, RA, RB y RC para que suministren los datos simultánea y paralelamente en las salidas A, B y C.

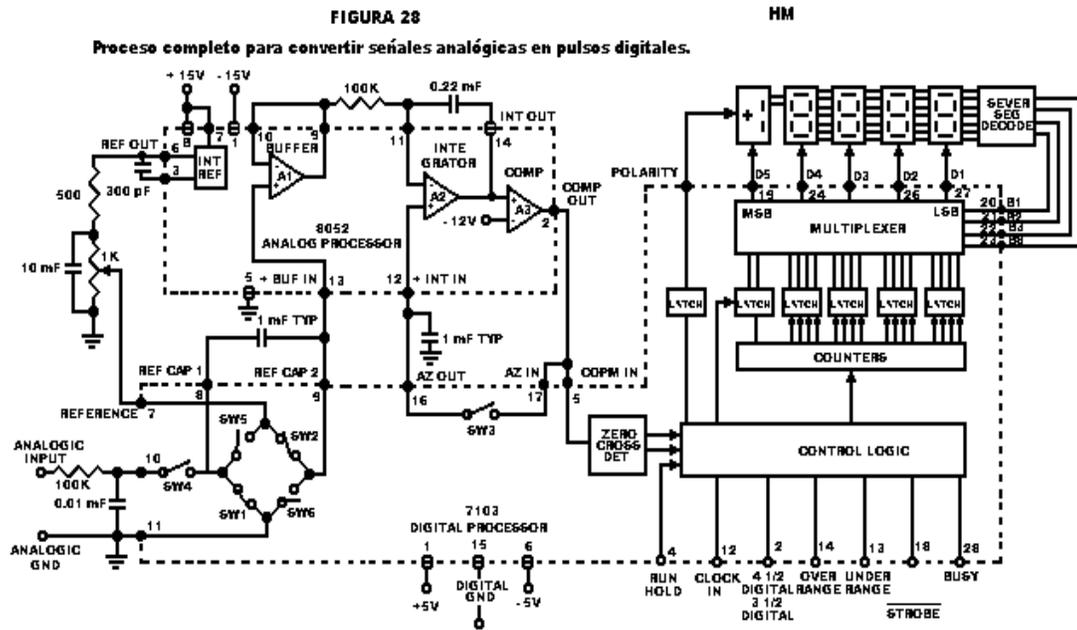
CONVERTIDORES ANALOGICO/DIGITAL:

Muchos procesos de inspección y funciones de control requieren que un voltaje o una corriente análogas sean convertidas a forma digital (pulsos), de tal forma que puedan ser manejadas o interconectadas a circuitos digitales. Tal es el caso de los nuevos multímetros digitales para el taller, los cuales requieren de un convertidor analógico/digital para "traducir" en dígitos lo que su punta de prueba está "viendo", como diferentes niveles de voltaje o corriente (para medir resistores, se hace pasar por tal elemento una mínima corriente de voltaje conocido, y de acuerdo con su "caída" se deduce por analogía el valor de la resistencia eléctrica ([Ley de ohm](#))). Dicha corriente es suministrada por el circuito del multímetro, razón por la cual algunos modelos disponen de pilas internas.

Todos los parámetros físicos conocidos tienen naturaleza analógica, por lo que fenómenos tales como presión, temperatura, velocidad, intensidad de luz, aceleración, etc., pueden ser convertidos a un equivalente digital que permita su tratamiento como simples datos binarios. Comercialmente se consiguen distintas clases de convertidores A/D (Analogic-to-digital) en circuito integrado, algunos con salida lista para conectar un display, pero en el fondo todos desempeñan el mismo

trabajo: servir como "recolectores de datos" (DATA ACQUISITION) para otros circuitos de "tratamiento de datos".

Simplemente como un ejemplo cualquiera, se muestra en la [figura 28](#) el proceso completo de conversión, formado por una pareja de circuitos integrados con función específica: a) procesador analógico (8052) de la señal de entrada y b) el procesador digital de datos (7103), con su salida multiplexada para displays de 7 segmentos.

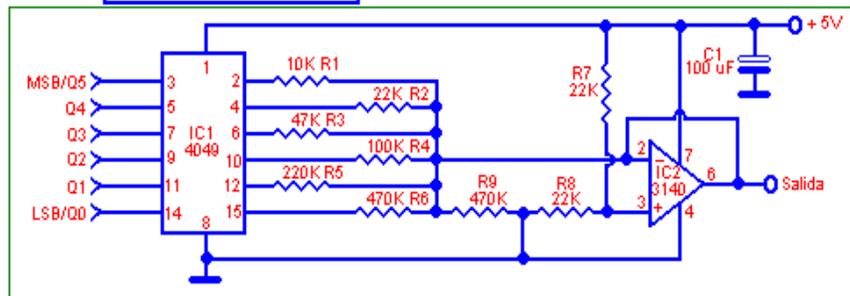


CONVERTIDORES DIGITAL/ANALOGICO:

CONVERSION D/A

HM

CARACTERÍSTICAS:
 Voltaje de alimentación: 5V
 Bits: 6
 Niveles de voltaje: 64
 Impedancia de salida: 100Ω (típ)



El circuito integrado 4049, usado en la entrada de este circuito, es un séxtuple inversorbuffer indicado para operar como driver para cargas TTL. Este integrado tiene un fan-out de 2 entradas TTL, y la entrada puede operar con voltajes de hasta 15V. Para hacer la conversión D/A se utiliza un conjunto de resistores en la salida de los 6 inversores, formando un sistema escalonado que opera como sigue: Suponemos que inicialmente, todas las salidas están en el nivel 0, lo que corresponde a todas las entradas en el nivel 1, el divisor voltaje no es alimentado, y el voltaje de salida es nulo. Si llevamos el pin 14 al nivel bajo, que corresponde al bit menos significativo (LSB) del convertidor, la salida correspondiente al pin 15 pasará a tener un voltaje positivo de 5V, el que entonces, aparecerá aplicado en el divisor formado por los 2 resistores de 470K(R6 y R9). Como estos resistores son iguales, el voltaje será de 2.5V en el pin 2 del buffer 3140. Este IC está conectado como seguidor de voltaje, de tal forma que en su salida seguimos teniendo 2.5V, pero con baja impedancia, para uso externo. Si en lugar de la salida 15, fuera activada la 6, con la aplicación de un nivel bajo de voltaje en el pin 7, el divisor utilizado estará formado por el resistor de 47K y 470K(R3 y R9), con lo que se obtiene un voltaje de 4.54V.

Este es el voltaje que será aplicado al CA3140 y obtenido en la salida. En el caso de activar 2 entradas al mismo tiempo, el resultado será la obtención de un divisor con 2 resistores en paralelo y R9. Con la combinación de más salidas podemos obtener otros valores de voltaje, un total de 64, abarcando de esta manera, una banda que va de aproximadamente 2.5 a 4.9V. Para aplicaciones más críticas los resistores deben de ser de precisión, en caso contrario serán de 1/4 W con 5% o más de tolerancia. Para los IC, utilizar bases(zócalos). Para probar en circuito, se conecta y en la salida colocamos un multímetro en la escala adecuado de voltaje directo. Luego le aplicamos niveles lógicos en las entradas correspondientes a los voltajes deseados. Debemos observar que en las pruebas las entradas sean llevadas a los niveles alto y bajo, sin dejarlas libres, para que la captación de zumbidos no lleve la salida a niveles erráticos que puedan afectar el voltaje final.

El convertidor de digital a analógico desempeña la función inversa del convertidor analógico/digital. Un convertidor D/A (también escrito d/a) puede convertir una información binaria en un parámetro analógico conocido, tal como una corriente de determinada intensidad de voltaje. Son muchos los procesos industriales que se pueden llevar a cabo con un circuito de esta naturaleza: desde manejar una simple aguja entintadora en un registrador gráfico, hasta dosificar el flujo de una válvula.

SAMPLE AND HOLD:

Este término es muy empleado cuando se habla de las características técnicas de un convertidor A/D por aproximación sucesiva del registro. Su traducción aproximada podría ser "tomar una muestra y cerrar luego la entrada", para acomodarnos a su función como circuito controlador del período lectura-conversión. El "sample and hold" se instala entre la fuente de señal analógica (transductor adecuado) y el convertidor A/D, equivaliendo SAMPLE al tiempo que permanece abierta la entrada durante el período de medida. Según el grado de exactitud (cantidad de bits que formarán el word binario equivalente a la medida analógica), y aplicación que se ha de dar al convertidor A/D, se pueden catalogar en dos grandes grupos:

a) Los **INTEGRATING**, que, como su nombre lo implica, su salida representa el i_{9n} tegral o valor promedio de un voltaje de entrada durante un prefijado período de

tiempo. No requieren circuito "sample & hold"; son de bajo costo y precisos, pero tienen muy baja velocidad (típicamente, de 3 a 100 lecturas por segundo).
 b) Los por SUCCESSIVE APPROXIMATION, de alta velocidad de lectura (típicamente, hasta 100,000 conversiones por segundo), pero de alto costo y valores críticos en los componentes. Necesitan circuito "sample & hold" en su entrada.

FAN OUT-FAN IN:

El término "fan" se traduce "ABANICO", y se emplea en los circuitos integrados digitales para expresar su capacidad de "empuje" (FAN OUT) o de "succión" (FAN IN), para con otros circuitos lógicos. Para entender mejor lo anterior, imaginemos el siguiente ejemplo: Supongamos que la salida de una compuerta TTL es algo así como "un ventilador" (abanico) funcionando, empujando aire, fan out. Si colocamos al frente de este gran ventilador soplador, los abanicos sin energía (terminales de entrada, fan in) de otros circuitos TTL, veremos cómo el viento de la compuerta empujadora es capaz de "moverlos".

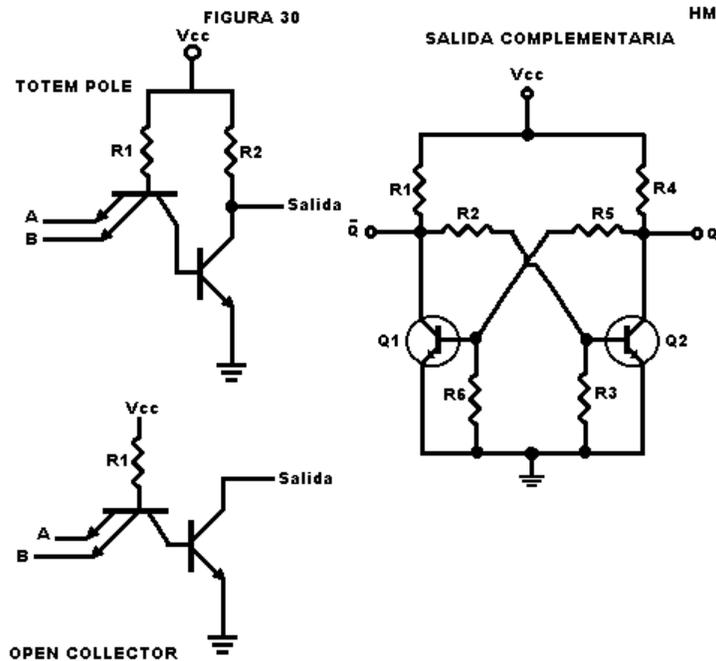
En la práctica existe en cada familia de circuitos lógicos (8TTL, CMOS, etc.) una cierta proporción entre la corriente que necesitan para activar sus entradas (FAN IN) y la corriente mayor que suministran en su salida (FAN OUT). esto ha permitido facilitar el trabajo al diseñador-ensamblador de proyectos lógicos, ya que no se tiene que preocupar por hacer cuentas de corrientes suministro-consumo cuando quiera implementar un circuito, sino que busca en el catálogo el FAN OUT. Por ejemplo, una compuerta 7400 (TTL) suministra 16 miliamperios en su salida, y necesita 1.6 miliamperios para cada entrada en nivel bajo (en nivel alto consume mucho menos), lo que, aplicando la expresión **FAN OUT CAPACIBILITIES**, nos permite afirmar que su fan out es 10 y su fan in es 1. A la salida de cada compuerta de este tipo, no se le debe recargar con más de 10 entradas de otros circuitos, cuando se trata de implementar una función lógica.

FIGURA 29

HM

FANOUT CAPABILITIES	DM54/74	DM54H/74H	DM54L/74L	DM54LS/74LS	DM54S/74S
	00	H00	L00	LS00	S00
	MIN	MIN	MIN	MIN	MIN
Series DM54/74	10	8	40	20	8
Series DM54H/74H	12	10	50	25	10
Series DM54L/74L	2	1	20	10	1
Series DM54LS/74LS	5	4	40	20	4
Series DM54S/74S	12	10	100	50	10

La tabla de la figura 29 resume las capacidades de fan out para distintos productos de la familia TTL. Podemos ver, por ejemplo, que cualquier producto de la serie que comienza por 74 (sin letras posteriores) puede mover otros 10 de su misma clase; 8 de las entradas que comiencen por 74H; 40 de las iniciadas por 74L ó 20 de las 74LS. De igual manera, la serie iniciada por 74S tiene un fan out 100 cuando se trata de activar entradas de la serie 74L, de solamente 0.18 miliamperios de corriente de entrada nivel bajo.



OUTPUTS (SALIDAS)

Como podemos apreciar en la figura 30, son tres las configuraciones básicas empleadas para dar la salida de señal en los distintos circuitos electrónicos lógicos. Dos de ellas son simples, utilizan solamente un transistor, y, de acuerdo a la manera como esté colocado su terminal colector, reciben el nombre de **OPEN-COLLECTOR OUTPUT** o **TOTEM-POLE OUTPUT**. Estas dos salidas se encuentran indistintamente en todos los tipos de compuertas básicas y circuitos combinatoriales lógicos. La tercera configuración es la

COMPLEMENTARY OUTPUT, empleada en los circuitos secuenciales para implementar las salidas Q y no-Q. A diferencia de las otras, en la salida complementaria se usan dos transistores.

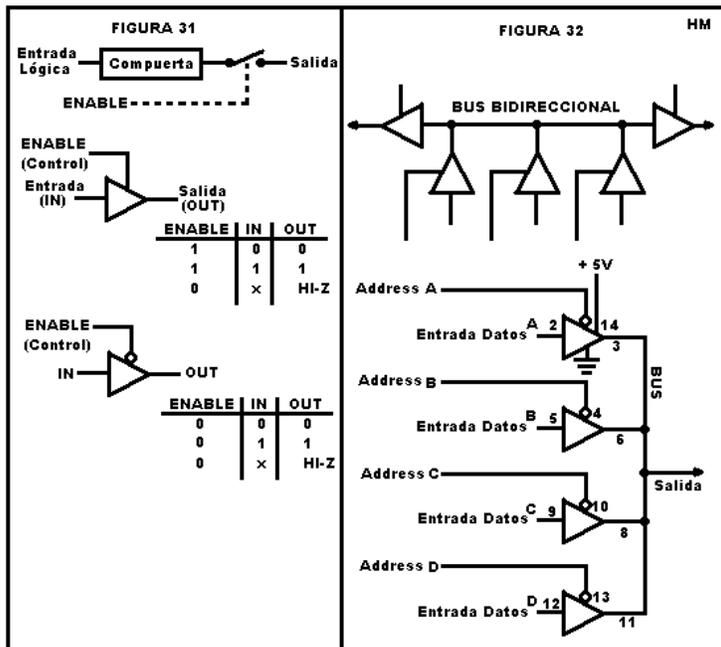
THREE - STATE LOGIC:

Todos nosotros estamos ya bastante familiarizados con los dos estados lógicos 1 y 0 de las compuertas (salida nivel alto y salida nivel bajo), y según nuestros actuales conocimientos, son suficientes para implementar cualquier función. Lo anterior es cierto, los TWO - STATE LOGIC son bastante útiles y empleados pero intencionalmente hemos olvidado mencionar un caso que se puede presentar. Supongamos, por ejemplo, que necesitamos conectar las salidas de dos o más compuertas a un terminal común, tal como la entrada de otra compuerta. Eso está bien hacerlo en el raro evento que todas las salidas tengan siempre igual estado y cambien al unísono. Pero, qué sucede si las salidas están en diferentes estados lógicos? Obviamente, no es posible colocar estados lógicos 1's y 0's en un terminal común sin crear un montón de confusión y posteriormente daño irreparable en algunas de las compuertas.

Hemos hecho incapié en dos estados lógicos definidos; y que cuando falta el uno, aparece el otro. Haciendo la comparación, eso sería como decir que todos los ascensores que no están subiendo es porque están bajando, lo cual no es completamente cierto; hace falta un tercer estado lógico, el "three-state logic", que nos permita DETENER al ascensor en uno cualquiera de los pisos del edificio. La salida de una compuerta convencional se coloca siempre en un nivel alto o bajo tan pronto como se le aplica corriente. Una compuerta three-state (tres estados), sin embargo, emplea un hábil circuito para aislar la compuerta propiamente dicha y separarla de su terminal de salida, con lo cual a los ya existentes estados alto y bajo se suma un tercer estado: El estado de alta impedancia, o simplemente "estado-High-Z".

En el estado estado-High-Z, la salida de una compuerta three-state es desconectada electrónicamente de la compuerta, como si entre las dos hubiese en serie un imaginario interruptor en posición Off, manejable desde el exterior por un

terminal de CONTROL (también llamado ENABLE). Cuando este "interruptor" es puesto ON, en el terminal de salida se manifiesta inmediatamente el nivel alto o bajo que tenga la compuerta en dicho momento.



La muestra dos buffer con salida three-state. Cuando sus entradas de control son activadas, estos buffer pasan el estado lógico de sus entradas a sus salidas. Cuando los buffer no están capacitados (controles inactivos), las salidas pasan a un estado de alta resistencia eléctrica, impedancia, que impide la circulación de corriente en cualquier sentido. El estado de alta impedancia (high-Z) permite que las salidas de una docena o más buffers (o cualquier otra compuerta lógica three-state) puedan ser conectados a un terminal común, si solamente uno

de ellos está capacitado con el control en cualquier instante.

Al terminal común se le conoce como BUS, y es muy usado en los microprocesadores y memorias para transmitir bits binarios y words. No está permitido conectar al BUS las salidas de varios circuitos capacitados (enabled) al mismo tiempo, ya que se corre el riesgo de unir dos estados lógicos opuestos, el 0 y el 1.

THREE - STATE MULTIPLEXER:

Un multiplexer es un selector de datos. Permite comunicar a su única salida el estado alto o bajo que posea una determinada entrada, de las varias que pueda tener.

La figura 32 muestra la implementación de un multiplexer 4-a-1 línea, utilizando para ello un buffer three-state, tal como el integrado 74125. Las entradas CONTROL (enable) de los buffer son usadas como entradas selectoras de datos (address). Recordemos, solamente un buffer puede ser capacitado a un tiempo. Las X que aparecen en las columnas de la tabla de verdad significan "don't care", que no tiene importancia el estado 1 ó 0 que pueda tener la entrada, ya que la otra condición se considera prioritaria para determinar el nivel de la salida.

CONSIDERACIONES FINALES:

Probablemente lo que más asusta al principiante son esos planos tan llenos de figuras con toda clase de formas geométricas, sin parecido alguno con los símbolos ya conocidos del diodo, el resistor, el transistor, etc. Desde su punto de vista, ya no es posible seguir las señales para entender el funcionamiento del circuito, ya que

todas ellas se pierden en un triángulo, un rectángulo, con círculos pequeños por alguno de sus lados.

En la práctica no hay tal complicación. Un circuito integrado es algo así como una casa prefabricada, de la cual se tiene que mostrar en los planos todas sus características principales, aunque a la hora de ensamblarla ya venga lista. Es posible que varios de esos triángulos (símbolos que representan amplificadores) estén dentro de un mismo empaque, en forma integrada; de manera tal que, al armar el proyecto, resultan muchos componentes menos de los que parecía tener el plano.

Cuando un circuito integrado tiene interiormente varios circuitos con función igual, digamos 4 amplificadores operacionales, se acostumbra hacer la siguiente anotación para cada uno de ellos: 1/4 IC7 (una cuarta parte del integrado # 7).

Bien amigos que siguieron este mini-curso, aquí termina y espero sinceramente que les haya servido de algo. Hasta la próxima.

Este material didáctico es de uso educativo, por ningún motivo se permite su uso comercial. Si algún sitio web desea publicarlo, puede hacerlo, siempre que se indique la fuente.

Copyright © electronica2000.com. Todos los derechos reservados.